

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-290144

(43)Date of publication of application : 18.10.1994

(51)Int.Cl.

G06F 13/38

G06F 13/00

H04L 13/08

(21)Application number : 05-098597

(71)Applicant : OKI DATA SYST:KK  
OKI ELECTRIC IND CO LTD

(22)Date of filing : 01.04.1993

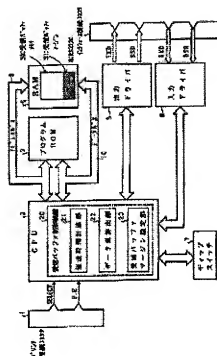
(72)Inventor : KATAHIRA YASUHIRO

## (54) RECEIVING BUFFER CONTROLLER

(57)Abstract:

PURPOSE: To control a receiving buffer with neither omission of received data nor the influence caused by a communication means, etc., before reception of data.

CONSTITUTION: A receiving buffer margin 31 is secured in a receiving buffer memory 30 as a margin area for an actual data full state. The value of the margin 31 is set by a receiving buffer controller 20. When the margin 31 is set, a transmission time counting part 21 of the controller 20 counts the time needed for reception of data from the data transmitter side. Then, a data quantity calculating part 22 calculates the quantity of data transmitted within the counted transmission time based on this time. And, a receiving buffer margin setting part 23 sets the value of the margin 31 in order to be able to store the quantity of data calculated by the part 22.





1

## 【特許請求の範囲】

【請求項1】 データを受信する受信バッファメモリで、当該受信バッファメモリの実際のデータフル状態の値と、データ送信元にビジー状態と応答する値との差である受信バッファマージンを設定する受信バッファ制御装置において、  
前記データ送信元からデータが受信されるまでの時間を計測する伝送時間計測部と、  
前記伝送時間計測部で計測された伝送時間に基づき、当該伝送時間中に送信されるデータ量を算出するデータ量算出部と、  
前記データ量算出部で算出されたデータ量に基づき、前記受信バッファマージンの値を当該データ量以上に設定する受信バッファマージン設定部とを備えたことを特徴とする受信バッファ制御装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、シリアルプリンタのシリアルインタフェースにおける受信バッファメモリ（以下、単に受信バッファという）のビジー制御を行う受信バッファ制御装置に関する。

## 【0002】

【従来の技術】 プリンタ等では、ホストコンピュータからデータを受信し、このデータを印刷処理している。この時、ホストコンピュータとプリンタとの信号の授受を制御するため、インタフェースを介してホストコンピュータとプリンタとを接続している。

【0003】 図2は、この種のシリアルプリンタ装置におけるシリアルR S-232Cインタフェース回路のブロック図である。図の装置は、プリンタ接続コネクタ1、中央処理装置（CPU）2、プログラムROM3、RAM4、出力ドライバ5、入力ドライバ6、ディップスイッチ7、R S-232Cインタフェース接続コネクタ8からなる。プリンタ接続コネクタ1は、シリアルプリンタとの接続を行うためのコネクタであり、SELECT信号およびP、E信号をCPU2に対して送出する。CPU2は、マイクロプロセッサであり、インタフェース回路としての制御を行うものである。

【0004】 プログラムROM3は、シリアル形式データ受信制御用のプログラムが格納されたメモリであり、アドレスバス9およびデータバス10を介してCPU2およびRAM4に接続されている。RAM4は、プログラム実行時に使用される制御情報の格納と、受信したシリアルデータを蓄積する受信バッファとして使用するものであり、アドレスバス9およびデータバス10を介してCPU2およびプログラムROM3に接続されている。

【0005】 出力ドライバ5は、CPU2から出力されているビジー制御信号をシリアルR S-232Cインタフェース規格へ電圧レベル変換するためのドライバであ

2

り、CPU2のポートに接続されている。入力ドライバ6は、R S-232Cインタフェース接続コネクタ8より入力された受信データをCPU2で処理される電圧レベルまで変換するもので、CPU2のポートに接続されている。ディップスイッチ7は、後述する受信バッファマージンの設定等、シリアルR S-232Cインタフェースと、ホストコンピュータとの受信制御の整合をとるためのスイッチとして使用されるもので、CPU2のポートに接続されている。R S-232Cインタフェース接続コネクタ8は、ホストコンピュータとシリアルプリンタが受信制御を行うためのコネクタであり、出力ドライバ5と入力ドライバ6とに接続されている。

【0006】 このようなシリアルR S-232Cインタフェースは、R S-232Cインタフェース接続コネクタ8を介してホストコンピュータからデータを受信し、プリンタ接続コネクタ1に接続されているシリアルプリンタからのSELECT信号が“H”であれば、受信バッファのデータをシリアルプリンタ側に出力し、シリアルプリンタからのP、E信号が“H”であれば、データの供給を停止する。また、シリアルR S-232Cインタフェースは、上述したように、短時間でホストコンピュータを解放し、オペレータの操作性を向上させるよう、受信したシリアルデータを格納できる受信バッファをRAM4内に備えている。そして、その受信バッファに格納されているシリアルデータを受けこぼすことがないよう、受信バッファ内には受信バッファマージンが設けられている。

【0007】 尚、図中、TXDは、出力ドライバ5から送出されるデータ送信信号、SDは出力ドライバ5から送出されるビジー送信信号、RXDは、外部装置（この場合ホストコンピュータ）から受信されるデータ受信信号、DSRは、ホストコンピュータ側から受信されるビジー受信信号を示している。

【0008】 図3は一般的な受信バッファ制御の説明図である。図3において、(a)は受信バッファの構成を示し、(b)は、受信バッファのビジー制御の説明図である。受信バッファは、(a)に示すように、受信バッファサイズのうち、ビジー応答を送出する値から、実際の受信バッファサイズまでの余裕として、図中斜線部で示すように、受信バッファマージンを備えている。例えば、この例では受信バッファサイズが8バイトであった場合、32バイトあるいは256バイトが受信バッファマージンとして設定されている。

【0009】 また、このような受信バッファマージンが設定されているのは以下の理由によるものである。即ち、ホストコンピュータからの伝送速度がプリンタの処理能力を越えるような場合、シリアルデータが受信バッファ内に格納される量が多くなり、やがて設定してある受信バッファに格納できなくなって、シリアルデータの受けこぼしが発生してしまう。そこで、シリアルR S-

50

232Cインタフェースでは、受信バッファの全てをシリアルデータの格納に使用せず、受信バッファマージンを設定しておく。尚、この受信バッファマージンの設定は、オペレータがディップスイッチ7によって行うものである。

【0010】このような受信バッファの制御は、図3の(b)に示すように、受信バッファにデータが格納され、その残り容量が受信バッファマージン領域に達すると、シリアルRS-232Cインタフェースは、ビジー信号を送出する(ビジー信号を“H”とする)。ホストコンピュータは、このビジー信号を受信することにより、データ送信を停止する。その結果、受信バッファのデータ量は減少し、受信バッファサイズの残り容量が再び受信バッファマージン領域以上になると、ビジー信号は“L”となり、ホストコンピュータはデータ送信を開始する。このような動作を繰り返すことにより、ホストコンピュータからのデータを受けこぼすことなく、受信バッファ内に格納する。

【0011】次に、受信バッファマージンの設定について説明する。図4は、受信バッファマージンの設定動作のフローチャートである。受信バッファのマージン設定は、電源投入時に行われ、最初に、シリアルRS-232Cインタフェースの受信制御を司るCPU2の初期化を行う(ステップS1)。その後、予めオペレータによって設定されているディップスイッチ7のスイッチ情報をCPU2がリードし、これをホストコンピュータとのインタフェース情報として、RAM4に格納する(ステップS2)。

【0012】また、CPU2は、ディップスイッチ7から読取ったインタフェース情報を基に、伝送速度(ボーレート)、キャラクタデータビット、ストップビット長の設定を行う(ステップS3)。そして、CPU2は、受信バッファとして使用するエリアの確保をRAM4に対して行う(ステップS4)。即ち、このステップS4では、受信バッファとして使用するスタートアドレスと受信バッファエンドアドレスの設定を行う。

【0013】その後、CPU2は、ステップS5において、読取って格納したディップスイッチ7のスイッチ情報における受信バッファマージンサイズ設定情報をリードし、受信バッファマージンが32バイトに選択されていた場合は、ステップS6に移行して受信バッファマージンを32バイトに設定し、受信バッファマージンが256バイトに選択されていた場合は、ステップS7に移行して256バイトに設定する。

【0014】次に、シリアルRS-232Cインタフェースにおける受信バッファビジー制御について説明する。図5は、その受信バッファビジー制御のフローチャートである。本受信バッファ制御は、シリアルデータが受信された際に行われる。まず、ホストコンピュータからシリアルデータが受信されると、このデータを受信バ

ッファに格納する(ステップS1)。そして、CPU2は、受信バッファのマージンチェックを常に行い(ステップS2)、データが受信バッファマージン領域まで格納されたかをチェックする(ステップS3)。

【0015】即ち、受信バッファにおいて、残りの受信データ格納可能数を求め、その値と、上記受信バッファマージン設定処理で設定した(図4におけるステップS5～S7)受信バッファマージンの値とを比較し、残り受信バッファ格納可能数が受信バッファマージンより大きければ、受信バッファマージン領域までシリアル受信データが格納されていないと認識する。一方、残り受信データ格納数が受信バッファマージン領域より少ない場合は、受信バッファマージン領域までシリアル受信データが格納されたと認識する。

【0016】ステップS3において、データが受信バッファマージン領域に入って以内と認識された場合は、ビジー制御は終了する。一方、ステップS3において、データが受信バッファマージンまで格納されたと判断した場合は、受信バッファがビジー状態であるとして、ビジー情報として“DC3”コードをホストコンピュータに対して送信(ステップS4)、ホストコンピュータからのデータ送信中断の要求を行う。

【0017】

【発明が解決しようとする課題】しかしながら、上記従来の受信バッファ制御装置では、ホストコンピュータとシリアルプリンタ間が遠距離、または衛星通信回線等で受信制御を行った場合、ホストコンピュータよりデータ送信してからシリアルプリンタによるデータ受信までの時間が長くなるため、ホストコンピュータとシリアルプリンタ間での制御に対するずれが発生する。

【0018】図6は、この状態の説明図である。まず、ホストコンピュータからデータが送出され、シリアルRS-232Cインタフェースの受信バッファに格納される。そして、その受信バッファの残り容量が受信バッファマージン以下になると、シリアルRS-232Cインタフェースはホストコンピュータに対してビジー情報として“DC3コード”を送出する。そして、この“DC3コード”はある伝送時間の経過後、ホストコンピュータで受信され、ホストコンピュータはデータ送信を停止する。また、受信バッファビジー応答を行ってからホストコンピュータが実際にデータ送信を停止するまでに送信されたデータは受信バッファマージン領域に格納される。

【0019】ところが、シリアルデータの伝送速度が速かった場合や、オペレータの設定ミス等で受信バッファマージンのサイズが小さく設定されていた場合、ホストコンピュータが実際にデータ送信を中断するまでに、受信バッファマージンを越えるシリアルデータが送出される場合がある。このような場合、受信バッファに格納できないデータが発生してしまい、データ抜けが発生して

5

しようといった問題点を有していた。また、その受信バッファマージンもディップスイッチ7で設定を行うため、通常は2種類の選択しか行うことができず、従って、伝送速度や送信側と受信側との距離等に対応した最適な受信バッファマージンの設定を行うことは困難であり、受信バッファの全容量を有効に使用しているとはいえないものであった。

【0020】尚、図6中、シリアルRS-232Cインタフェースから送信再開要求としての“DC1”コードが送出された場合は、この“DC1”コードをホストコンピュータが受信することにより、シリアルデータ送信を再開するが、これについての詳細な説明は省略する。

【0021】本発明は、上記従来の問題点を解決するためになされたもので、データの送信元とデータの受信バッファの設置ロケーションおよび通信手段による送信から受信までの時間に全く影響されず、受信データ抜けのない受信制御を行うことのできる受信バッファ制御装置を提供することを目的とする。

【0022】

【課題を解決するための手段】本発明の受信バッファ制御装置は、データを受信する受信バッファメモリで、当該受信バッファメモリの実際のデータフル状態の値と、データ送信元にビジー状態と応答する値との差である受信バッファマージンを設定する受信バッファ制御装置において、前記データ送信元からデータが受信されるまでの時間を計測する伝送時間計測部と、前記伝送時間計測部で計測された伝送時間に基づき、当該伝送時間に送信されるデータ量を算出するデータ量算出部と、前記データ量算出部で算出されたデータ量に基づき、前記受信バッファマージンの値を当該データ量以上に設定する受信バッファマージン設定部とを備えたことを特徴とするものである。

【0023】

【作用】本発明の受信バッファ制御装置においては、受信バッファマージンの値を設定する場合、まず、伝送時間計測部は、データ送信元からデータが受信されるまでの時間を計測する。例えば、この計測としては、データ送信元のホストコンピュータにデータ送信再開要求を行い、これによってデータが受信された時間から、その伝送時間を求めるものである。データ送信元からのデータ伝送時間が求められると、データ量算出部は、この伝送時間内に送信されるデータ量を、伝送速度に基づき算出する。そして、受信バッファマージン設定部は、データ量算出部で算出されたデータ量が受信バッファマージンに格納できるよう、その受信バッファマージンの値を算出されたデータ量以上に設定する。

【0024】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。図1は本発明の受信バッファ制御装置の実施例を示すブロック図である。図の装置は、従来と同様に

6

シリアルRS-232Cインタフェースの場合を示すもので、プリンタ接続コネクタ1、中央処理装置(CPU)2、プログラムROM3、RAM4、出力ドライバ5、入力ドライバ6、ディップスイッチ7、RS-232Cインタフェース接続コネクタ8からなる。

【0025】CPU2には、受信バッファ制御装置20が設けられ、この受信バッファ制御装置20は、伝送時間計測部21、データ量算出部22、受信バッファマージン設定部23から構成されている。尚、この受信バッファ制御装置20はプログラムからなり、プログラムROM3内に格納されてシリアルRS-232Cインタフェースの立上げ時にCPU2が読み実行するものである。

【0026】受信バッファ制御装置20において、伝送時間計測部21は、後述する動作により、データ送信元としてのホストコンピュータから、データがシリアルRS-232Cインタフェースで受信されるまでの時間を計測する機能を有している。また、データ量算出部22は、伝送時間計測部21で計測された伝送時間に基づき、その伝送時間にホストコンピュータから送信されるデータ量を算出するものである。更に、受信バッファマージン設定部23は、データ量算出部22で算出されたデータ量に基づき、受信バッファマージン231の値を、そのデータ量が格納できるように設定する機能を有している。

【0027】また、RAM4には、受信バッファメモリ30(以下、単に受信バッファ30という)が設けられ、この受信バッファ30には、実際の受信バッファ30のデータフル状態の値と、データ送信元のホストコンピュータにビジー状態と応答する値との差である受信バッファマージン31が設けられ、本実施例では、上述したように、この値を受信バッファ制御装置20が設定することを特徴としているものである。尚、その他の構成は、従来と同様であるため、対応する部分に同一符号を付してその説明を省略する。

【0028】次に、上記構成の受信バッファ制御装置20の動作について説明する。図7は、受信バッファの制御方法を示すシーケンスチャートである。図において、制御①〜制御④については、後述する図8〜10のフローチャートで詳述するが、これら制御の要旨を説明すると、まず、制御①は受信バッファ30のビジー制御である。また、制御②は、受信バッファ30にデータがなくなつて受信バッファマージン31の設定処理を開始するか否かの制御である。更に、制御③は、受信バッファマージン31の設定処理における伝送時間計測制御であり、制御④は、受信バッファマージン31の設定制御である。

【0029】シリアルRS-232Cインタフェースの受信制御は、ホストコンピュータより送信されたシリアルデータを受信するシリアルデータ受信処理と、シリアル

ルデータ受信処理で受信されたシリアルデータをプリンタに出力するシリアルデータ出力処理の二つに分けられる。シリアルプリンタが電源投入されることによって、シリアルRS-232Cインタフェースは初期状態となり、シリアルデータ出力処理への流れに移行する。

【0030】図8に、このシリアルデータ出力処理のフローチャートを示す。まず、受信バッファ30にシリアル受信データが格納されているか否かの確認を行う（ステップS1）。これにより、受信バッファ30にシリアル受信データが格納されていない場合は、受信されているシリアルデータはない、即ち、シリアルプリンタに送出するシリアルデータがなく、かつ、ホストコンピュータからもシリアルデータの送信がないと認識し、ステップS2に移行する。一方、ステップS1で、受信バッファ30にシリアルデータが格納されていれば、ステップS3に移行し、シリアルプリンタへシリアル受信データの出力を行う。

【0031】ステップS2は、本実施例の受信バッファマージン設定処理のためのものであり、受信バッファ30にデータが無いためから5秒経過しているかを判定している。これは、伝送速度が一般的な速度でシリアルRS-232Cインタフェースからビジー情報を送出してホストコンピュータに受信され認識される時間より若干長い値を設定しているものである。ステップS2において、受信バッファ30にシリアルデータがなくなつてから5秒経過している場合は、受信バッファマージン31の設定を行うため、ステップS4に移行し、まだ5秒間が経過していなければ、5秒経過するか、あるいはシリアルデータが受信されるまで待ち状態となる。これが、図7の制御②の動作である。

【0032】ステップS4においては、受信バッファマージン31の設定要求がなされているか否かを判定し、このステップS4において、その設定要求がなされていない場合は、後述するシリアルデータ受信処理でビジー応答である“DC3”コードをホストコンピュータに送信したかを判定する（ステップS5）。ステップS5において、“DC3”コードを送信している場合は、ホストコンピュータとの伝送時間計測のため、シリアルデータの送信再開を要求する“DC1”コードを送出する（ステップS6）。ステップS6において、CPU2が“DC1”コードを送出すると、伝送時間計測部21は、図7における制御③を実行するため、時間計測を開始し（ステップS7）、シリアルデータ出力処理を終了する。

【0033】一方、ステップS4において、受信バッファマージンの設定要求がなされていない場合は、受信バッファマージンの設定要求を行ってシリアルデータ出力処理を終了し、また、ステップS5において、シリアルデータ受信処理で“DC3”コードを送信していな

い場合は、そのままシリアルデータ出力処理を終了する。即ち、本実施例の受信バッファマージンの設定要求は、受信バッファ30にデータが格納されていない状態、かつ、この状態が5秒以上経過した場合に行われ、これによって受信バッファ制御装置20が起動するものである。

【0034】上記シリアルデータ出力処理のステップS6において、ホストコンピュータへのシリアルデータ送信要求を行った結果、ホストコンピュータがデータ送信を再開し、シリアルRS-232Cインタフェースがこの送信データを受信すると、シリアルデータ受信処理に移行する。

【0035】図9は、シリアルデータ受信処理のフローチャートである。まず、ステップS1において、受信バッファマージンを設定するための送信-受信時間の計測中であると認識されると、受信バッファ制御装置20は、受信バッファマージンの設定処理を行う（ステップS2および図7における制御④）。

【0036】図10は、この受信バッファマージン31設定処理のフローチャートである。まず、ステップS1において、送信要求してから既に5秒経過しているかを判定し、既に5秒が経過していたら、受信バッファマージン設定処理は行わず、後述するステップS5に移行する。即ち、5秒以上経過している場合は、所定時間ホストコンピュータから送信すべきシリアルデータがなかった場合等、シリアルRS-232Cインタフェースからの送信要求に対するシリアルデータ送信ではないと判断し、処理は中断する。

【0037】ステップS1において、送信要求してから5秒が経過していない場合、伝送時間計測部21は、シリアルデータが受信された時点で、時間計測を停止し、送信-受信にかかる時間から送信および受信各々にかかる時間を求める（ステップS2）。この計算方法は、計測を開始したDC1コード送信時からシリアルデータ受信までのトータル時間から、送信および受信それぞれにかかる時間を求める。即ち、計測された時間は、ホストコンピュータへ送信再開要求を送信してシリアルデータが受信されるまでの往復時間であるため、その計測時間を1/2とし、送信および受信にかかる時間を求めるものである。

【0038】上記ステップS2で、送信および受信に要する時間が求められると、受信バッファ制御装置20のデータ量算出部22は、設定されているデータ伝送速度を基に送信または受信時間内に送信できるデータ量としてシリアルデータ数を求める（ステップS3）。このシリアルデータ数は、図中に示したように、上記ステップS2で求められた時間を1/2にしたシリアルデータの一方伝送時間を、設定されている伝送速度における1データ当りの伝送時間で割った値となる。

【0039】これにより、ホストコンピュータへのビ

一応答後に、ホストコンピュータから送信される最大シリアルデータ数（即ち、送信可能なシリアルデータ数）が求められるため、次に、受信バッファマージン設定部23は、その最大シリアルデータ数に補正を加え、設定する受信バッファマージン31の値を求める（ステップS4）。即ち、最大シリアルデータ数が格納できる受信バッファマージン31の値とする。次いで、伝送時間計測部21における時間計測動作を終了させ（ステップS5）、更に、受信バッファマージン設定部23が受信バッファ30の受信バッファマージン31の値を設定して

（ステップS6）、受信バッファマージン設定処理を終了させる。  
【0040】再び、図9に戻り、ステップS3からの動作を説明する。図9におけるステップS2で受信バッファマージン31の設定処理が終了すると、受信されたシリアルデータを受信バッファ30に格納する（ステップS3）。また、図9のステップS1において、送信～受信までの時間計測中でないと認識された場合は、そのままステップS3に移行する。その後、ステップS4において、受信バッファマージンの設定要求があるか否かを判別し、設定要求がなされていない、即ち、受信バッファマージンが既に設定されている場合、上記ステップS3で格納したシリアルデータにより、受信バッファマージン31領域内に入ったか否かをチェックする（ステップS5、S6）。尚、このチェック方法は従来と同様であるため、ここでの説明は省略する。

【0041】また、上記ステップS4において、受信バッファマージンの設定要求があった場合、即ち、受信バッファマージンが設定されておらず、新しく設定しようとしている場合、および、ステップS6において、シリアル受信データが受信バッファマージン31の領域まで格納されていたと判定された場合は、図7の制御①で示されるホストコンピュータに送信データを中断してもらふ要求を行うため、ステップS7に移行する。このステップS7では、ホストコンピュータのシリアルデータ送信中断要求として、“DC3”コードを送信し、シリアルデータ受信処理を終了する。また、ステップS6において、シリアル受信データが受信バッファマージン31領域まで格納されていない場合は、受信バッファ30にまだ余裕ありと認識し、そのままシリアルデータ受信処理を終了する。

【0042】以上のような制御を行うことにより、遠距離通信のシリアル受信によるシリアルデータの受けこぼしが防止できると共に、オペレータのセットミスやセッパし忘れによる受信データ抜けがなく、しかも、従来受信バッファマージンを設定していたディップスイッチ7の該当スイッチが不要となり、低コスト化あるいは、不

要となったスイッチ部を他用途に用いることができる等、設計の自由度が増大する等の効果がある。

【0043】尚、上記実施例では、受信バッファ制御装置の例として、プリンタのシリアルR S-232Cインタフェースに適用した場合を説明したが、これに限定されるものではなく、例えば、パソコン通信における受信側装置等、送信元からのデータを受信バッファに格納し、この受信バッファを介してデータを取り出すような装置であれば、上記実施例と同様に適用可能である。

#### 【0044】

【発明の効果】以上説明したように、本発明の受信バッファ制御装置によれば、データ送信元からのデータ伝送時間を計測し、更に、この計測時間からその間に伝送されるデータ量を算出し、この算出したデータ量が格納できる値に受信バッファマージンの設定を行ったので、データ送信元とデータ受信先の設置場所や通信手段による送信から受信までの時間に全く影響されず、受信データ抜けのない受信バッファ制御を行うことができる。

#### 【図面の簡単な説明】

【図1】本発明の受信バッファ制御装置を適用したシリアルR S-232Cインタフェースのブロック図である。

【図2】従来のシリアルR S-232Cインタフェースのブロック図である。

【図3】一般的な受信バッファ制御の説明図である。

【図4】従来の受信バッファマージンの設定動作フローチャートである。

【図5】従来の受信バッファビジー制御のフローチャートである。

【図6】従来の問題点を説明するためのシーケンスチャートである。

【図7】本発明の受信バッファ制御装置における受信バッファ制御を説明するためのシーケンスチャートである。

【図8】本発明の受信バッファ制御装置におけるシリアルデータ出力処理のフローチャートである。

【図9】本発明の受信バッファ制御装置におけるシリアルデータ受信処理のフローチャートである。

【図10】本発明の受信バッファ制御装置における受信バッファマージン設定処理のフローチャートである。

#### 【符号の説明】

- 20 受信バッファ制御装置
- 21 伝送時間計測部
- 22 データ量算出部
- 23 受信バッファマージン設定部
- 30 受信バッファメモリ
- 31 受信バッファマージン

【图 1】

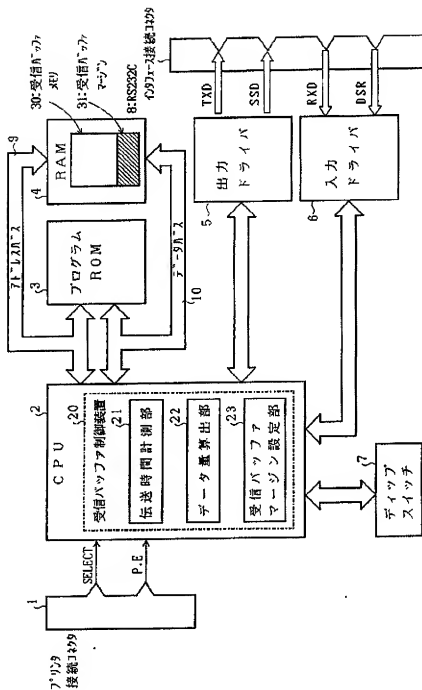
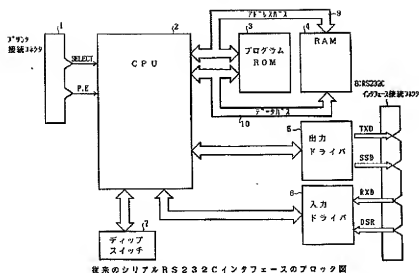


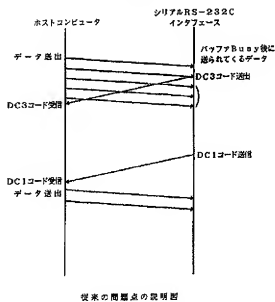
図9 RS232Cインタフェースのブロック図



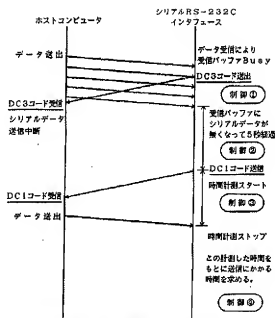
【图2】



【圖 6】

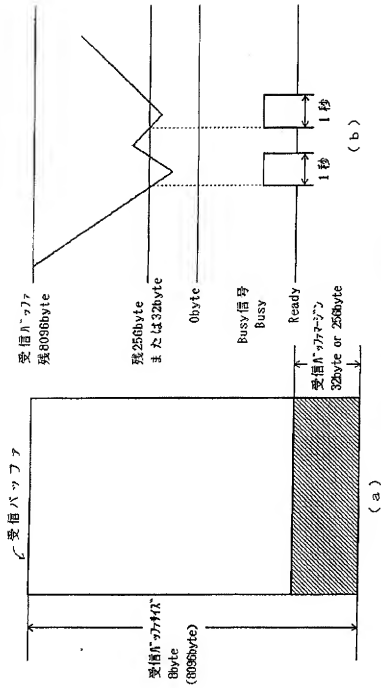


【图7】



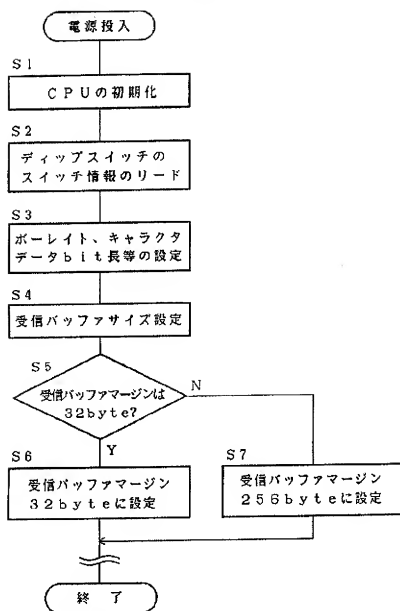
本発明装置における受信バッファ制御の説明図

【図3】



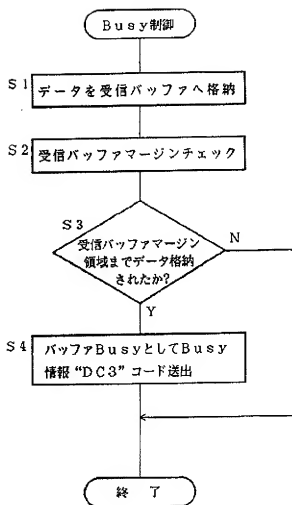
一般的な受信バッファ制御の説明図

【図4】



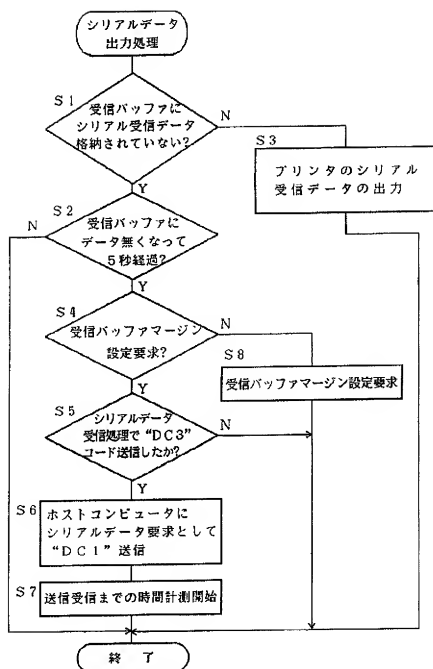
受信バッファマージンの設定動作

【図5】



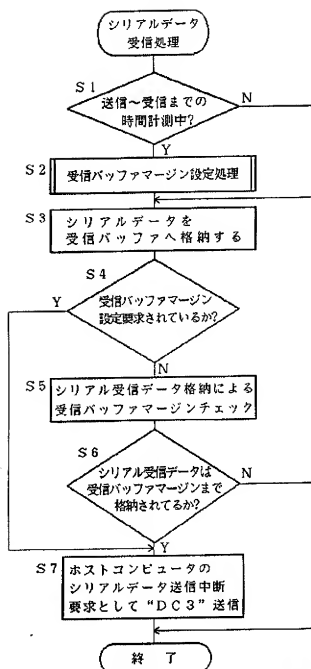
受信バッファビジー制御

【図8】



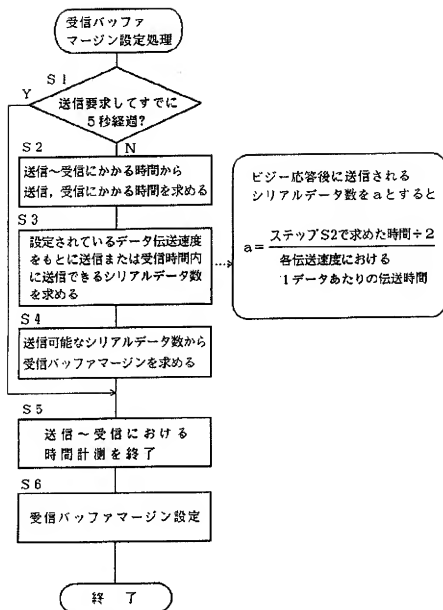
本発明装置におけるシリアルデータ出力処理

【図9】



本発明装置におけるシリアルデータ受信処理

【図10】



本発明装置における受信バッファマージン設定処理